

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

PAT-NO: JP403139823A

DOCUMENT-IDENTIFIER: JP 03139823 A

TITLE: FORMING METHOD FOR SOI BOARD BY LASER RECRYSTALLIZATION  
METHOD

PUBN-DATE: June 14, 1991

INVENTOR-INFORMATION:  
NAME  
SHIRASAKI, MASAHIRO

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
FUJITSU LTD N/A

APPL-NO: JP01277224

APPL-DATE: October 26, 1989

INT-CL (IPC): H01L021/20, H01L021/268

US-CL-CURRENT: 438/100, 438/763 , 438/FOR.364 , 438/FOR.398

ABSTRACT:

PURPOSE: To eliminate peeling of a recrystallized silicon film from a positioning mark and recrystallized silicon residue in the recess of the mark by removing part of a single crystalline film after a laser recrystallization is ended, exposing part of an insulating film, and forming the mark on the exposed part.

CONSTITUTION: A polycrystalline silicon 3 is irradiated with a laser light 4, the entire substrate is scanned, melted, and recrystallized to form a single crystalline silicon film 6. The recrystallized (single crystalline) film 6 is selectively etched to expose the positioning mark forming region of an insulating film 2. Then, after a resist mask is removed, another resist mask 8 is formed. The mask 8 is provided on an insulating film region exposed with a pattern opening 9 corresponding to the positioning mark. With it as a mask, a recess of a positioning mark 1 is formed on the insulating film (SiO<sub>2</sub> film) 2 by anisotropic RIE using CF<sub>4</sub>-H<sub>2</sub> mixture gas as etching gas.

COPYRIGHT: (C)1991,JPO&Japio

## ⑫ 公開特許公報(A) 平3-139823

⑤ Int.Cl.<sup>3</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)6月14日

H 01 L 21/20  
21/268Z 7739-5F  
7738-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 レーザ再結晶化法によるSOI基板の作成方法

⑯ 特 願 平1-277224

⑰ 出 願 平1(1989)10月26日

⑱ 発 明 者 白 崎 正 弘 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 青 木 朗 外4名

## 明 細 書

## 1. 発明の名称

レーザ再結晶化法によるSOI基板の  
作成方法

## 2. 特許請求の範囲

1. 絶縁膜上に多結晶ないしアモルファスのシリコン膜を形成し、該シリコン膜をレーザ照射し再結晶化して単結晶のシリコン膜とする工程を含むSOI基板の作成方法において、前記レーザ再結晶化の終了後に、前記単結晶シリコン膜の一部を除去して前記絶縁膜の一部を露出させ、該露出部分に位合せマークを形成することを特徴とするSOI基板の作成方法。

## 3. 発明の詳細な説明

## 〔概要〕

半導体装置の作成方法、より詳しくは、SOI(Silicon on Insulator)基板の作成方法に関し、位置合わせマークからの再結晶シリコン膜剝離が無く、該マークの凹所内に再結晶化シリコン残渣が無いというSOI基板を作成する方法を提供

することを目的とし、

絶縁膜上に多結晶ないしアモルファスのシリコン膜を形成し、該シリコン膜をレーザ照射し再結晶化して単結晶のシリコン膜とする工程を含むSOI基板の作成方法において、前記レーザ再結晶化の終了後に、前記単結晶シリコン膜の一部を除去して前記絶縁膜の一部を露出させ、該露出部分に位合せマークを形成するように構成する。

## 〔産業上の利用分野〕

本発明は、半導体装置の作成方法、より詳しくは、SOI(Silicon on Insulator)基板の作成方法に関する。

SOI基板のシリコン膜にトランジスタなどを形成すると、素子間分離(アイソレーション)が完全に行なえ、CMOSFET構造の半導体装置に応用すれば、ラッチアップ現象が起きないとの大きな利点がある。さらに、シリコン膜は薄いので、DRAMにおいてアルファ線が引き起こすソフトエラーに耐性がある(強い)との特徴がある。

## 〔従来の技術〕

SOI基板の作成方法のひとつとして、シリコンウェハを熱酸化することで二酸化シリコン( $\text{SiO}_2$ )膜を形成して絶縁膜とし、この上に多結晶シリコン膜をCVD法によって形成し、該多結晶シリコン膜をレーザ光によって熔融再結晶して単結晶シリコン膜とする製法がある。

一方、SOI基板に集積回路を形成するためには、光、紫外線、X線などのパターン露光あるいは電子線描画を行なうわけであり、その際には基板に位置合わせマークが必要である。この位置合わせマークは、通常、基板の表面に刻み（彫り）こまれ、マーク段差部分にてマーク位置検出の反射電子信号が大きく変化するようになっている。

これらのことから、従来の熔融再結晶化技術では、第2図に示すように、レーザ再結晶化SOI基板製作の場合に、位置合わせマーク1の凹所を先に形成した $\text{SiO}_2$ 膜の絶縁膜2の上に多結晶シリコン膜3を堆積形成し、該多結晶シリコン膜3にレーザ光4を走査照射して熔融再結晶化している。

なお、絶縁膜2の下にシリコン基板（ウェハ）5があるが、ない場合もあり、後工程で除去する場合もある。

## 〔発明が解決しようとする課題〕

上述したようにレーザ光走査照射にて溶解再結晶化する際に、第3図に示すように、位置合わせマーク1の段差部分にて熔融状態のシリコンが切断されてしまう。さらに、この切断箇所が引き金となって絶縁膜2上でレーザ光走査に沿って再結晶シリコン膜6に剝離部分7が拡大（延長）することが多い。この剝離はレーザ光照射でのシリコン熔融体の表面張力も作用して生じ、連続して長い距離にわたってしまう。

このために、（1）再結晶化シリコン膜の部分的な剝離によって素子形成領域が欠損してしまう、（2）剝離部分の凝固（再結晶）シリコン膜は厚くなっており、エッチング残として残りやすい、（3）位置合わせマークの凹所内に熔融凝固シリコンが不規則な形で残るので、マークとして読み

にくくなる（利用しにくくなる）などの問題（欠点）が生じていた。

そこで、本発明の目的は、位置合わせマークからの再結晶シリコン膜剝離が無く、該マークの凹所内に再結晶化シリコン残渣が無いというSOI基板を作成する方法を提供することである。

## 〔課題を解決するための手段〕

上述の目的が、絶縁膜上に多結晶ないしアモルファスのシリコン膜を形成し、該シリコン膜をレーザ照射し再結晶化して単結晶のシリコン膜とする工程を含むSOI基板の作成方法において、レーザ再結晶化の終了後に、単結晶シリコン膜の一部を除去して絶縁膜の一部を露出させ、該露出部分に位置合わせマークを形成することを特徴とするSOI基板の作成方法によって達成される。

## 〔作用〕

本発明では、位置合わせマークを先に絶縁膜に形成するのではなく、レーザ照射によるシリコン

の熔融再結晶化を先に行なってから、再結晶化した（単結晶）シリコン膜を選択的にエッチング除去し、表出した絶縁膜に位置合わせマークを形成する。したがって、位置合わせマークの段差部分はレーザ熔融再結晶化の後に形成されるので、該マークが剝離や残渣の発生要因とはならず、上述の欠点は生じない。

## 〔実施例〕

以下、添付図面を参照して本発明の実施態様例によって、本発明を詳細に説明する。

第1A図～第1C図は、本発明に係る作成方法にしたがった工程でのSOI基板の概略部分断面図であり、次のようにしてSOI基板が作成される。

第1A図に示すように、シリコン単結晶基板（ウェハ）5を熱酸化（1050℃）して、 $\text{SiO}_2$ の絶縁膜（厚さ：1.0μm）2を全面に形成する。この絶縁膜2上に、多結晶シリコン膜（厚さ：0.4μm）3を低圧CVD法によって堆積形成する。多結晶

シリコンの代わりにアモルファスシリコンを堆積してもよい。次に、レーザ光4を多結晶シリコン膜3に照射し、基板全体にわたって走査して熔融再結晶化し、単結晶シリコン膜6(第1B図)にする。このレーザ光熔融再結晶化の条件は、例えば、次のとおりである。

レーザ光：アルゴンレーザ

波長：488nm および 515nm

レーザ出力：5～6ワット

走査速度：150mm/秒

基板加熱温度：500℃

第1B図に示すように、再結晶化(単結晶)シリコン膜6を選択エッチングして絶縁膜2の位置合わせマーク形成領域を露出させる。このためには、レジストマスク(図示せず)を公知のリソグラフィ法にしたがって再結晶シリコン膜6上に形成し、これをマスクとして、エッチングガスに $\text{Br}_2\text{-He}$ 混合ガス(または $\text{HBr}$ ガス)を用いた異方性リアクティブオンエッチング(RIE)によって再結晶シリコン膜をエッチングする。等方性エ

ッチングでもよい。

次に、レジストマスクを除去した後に、別のレジストマスク8を公知のリソグラフィ法にしたがって第1C図に示すように形成する。このレジストマスク8は位置合わせマークに相当するパターン開口9を露出した絶縁膜領域にて有している。これをマスクとして、エッチングガスに $\text{CF}_4\text{-H}_2$ 混合ガスを用いた異方性RIEによって絶縁膜( $\text{SiO}_2$ 膜)2に位置合わせマーク1の凹所(深さ：0.8 $\mu\text{m}$ )を形成する。レジストマスクを除去して必要な位置合わせマーク付きSOI基板が得られる。

#### 〔発明の効果〕

上述したように、本発明によれば、(1)レーザ光熔融再結晶化時にシリコン膜の剝離は生じない、(2)再結晶化シリコン膜は均一厚さなので、エッチングでの残渣発生はない、および(3)位置合わせマークの凹所内に熔融凝固シリコンが残ることがなく、マークとして利用しやすいという効果が得られる。したがって、本発明でのSOI

基板はそこに作り込む半導体装置の作製歩留り向上および性能向上に寄与する。

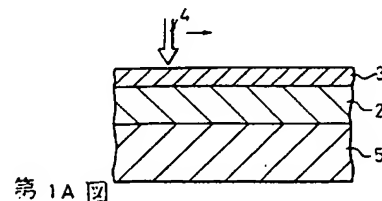
#### 4. 図面の簡単な説明

第1A図～第1C図は本発明の作成方法にしたがった工程でのSOI基板の概略部分断面図であり、

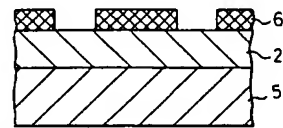
第2図は、従来方法でのレーザ再結晶化前のSOI基板の概略部分断面図であり、

第3図は、従来方法でのレーザ再結晶化後のSOI基板の概略部分断面図である。

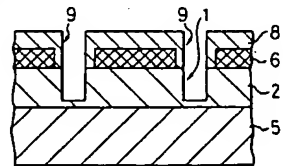
- 1…位置合わせマーク、2…絶縁膜、
- 3…多結晶シリコン膜、4…レーザ光、
- 5…シリコン基板、
- 6…再結晶化シリコン膜、
- 7…熔融剝離したシリコン凝固部分、
- 8…レジストマスク、
- 9…パターン開口。



第1A図

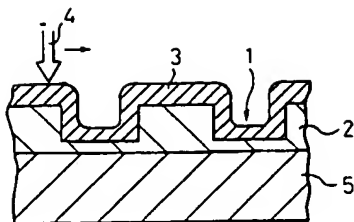


第1B図



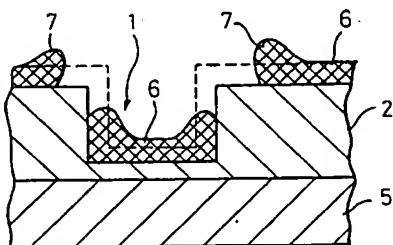
第1C図

- 1…位置合わせマーク
- 2…絶縁膜
- 3…多結晶シリコン膜
- 4…レーザ光
- 5…シリコン基板
- 6…再結晶化シリコン膜
- 8…レジストマスク
- 9…パターン開口



従来のレーザ再結晶化前のSOI基板の断面図

第 2 図



従来のレーザ再結晶化後のSOI基板の断面図

第 3 図